

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

SEMICONDUCTOR LASER AND ITS MANUFACTURE

Patent Number: JP6164058
Publication date: 1994-06-10
Inventor(s): YAMAUCHI TATSUO; others: 02
Applicant(s): ROHM CO LTD
Requested Patent: ☐ JP6164058
Application Number: JP19920315390 19921125
Priority Number(s):
IPC Classification: H01S3/18
EC Classification:
Equivalents:

Abstract

PURPOSE: To provide a semiconductor laser wherein it is formed by vapor growth such as MBE, MOVPE or the like, its transverse-mode controllability is good, its operating current is low and its output is high.

CONSTITUTION: A first-conductivity-type semiconductor substrate 2, a second-conductivity-type current-constricting dopant supply layer 3 on the surface of the semiconductor substrate, a first-conductivity-type lower-part clad layer 4, an active layer 5, a second-conductivity-type upper-part clad layer 6 and a second-conductivity-type cap layer 7 are formed in this order. A stripe groove 9 is formed in the current-constricting dopant supply layer, its thickness is 200 to 2000 Angstrom and its carrier concentration is formed to be higher than the carrier concentration of the lower-part clad layer 4. Then, dopants in the current-constricting dopant supply layer 3 are diffused into the lower-part clad layer 4 so as to be provided with a current-constricting effect.

Data supplied from the esp@cenet database - I2

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-164058

(43)公開日 平成6年(1994)6月10日

(51)Int.Cl.³

識別記号

庁内整理番号

FI

技術表示箇所

H01S 3/18

審査請求 未請求 請求項の数2(全6頁)

(21)出願番号 特願平4-315390

(22)出願日 平成4年(1992)11月25日

(71)出願人 000116024

コム株式会社

京都府京都市右京区西院薄崎町21番地

(72)発明者 山内 達夫

京都市右京区西院薄崎町21番地 コム株式会社内

(72)発明者 尺田 幸男

京都市右京区西院薄崎町21番地 コム株式会社内

(72)発明者 虫上 雅人

京都市右京区西院薄崎町21番地 コム株式会社内

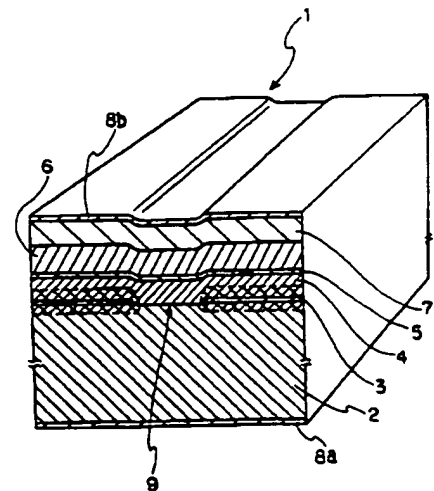
(74)代理人 弁理士 朝日奈 宗太 (外2名)

(54)【発明の名称】 半導体レーザおよびその製法

(57)【要約】

【目的】 MBE、MOVPEなどの気相成長で、横モード制御性が高く、動作電流が低く、高出力の半導体レーザを提供する。

【構成】 第1の導電型の半導体基板2と、該半導体基板の上面に、第2の導電型の電流挟窄ドーパント供給層3、第1の導電型の下部クラッド層4、活性層5、第2の導電型の上部クラッド層6および第2の導電型のキャップ層7がその順に形成され、前記電流挟窄ドーパント供給層には、ストライプ溝9が形成され、かつ、その厚さが200～2000Åであり、かつそのキャリア濃度が下部クラッド層4のキャリア濃度より高く形成される。そして電流挟窄ドーパント供給層3のドーパントを下部クラッド層4に拡散させて電流挟窄効果をもたせる。



- 1 半導体レーザ
- 2 基板
- 3 電流挟窄ドーパント供給層
- 4 下部クラッド層
- 5 活性層
- 6 上部クラッド層
- 7 キャップ層
- 9 ストライプ溝

【特許請求の範囲】

【請求項1】 第1の導電型の半導体基板と、該半導体基板の上面に順次設けられた第2の導電型の電流挟窄ドーパント供給層、第1の導電型の下部クラッド層、活性層、第2の導電型の上部クラッド層および第2の導電型のキャップ層とからなり、さらに前記電流挟窄ドーパント供給層にストライプ溝が設けられた半導体レーザであって、

前記電流挟窄ドーパント供給層が、その厚さが200～2000Åであり、かつ、そのキャリア濃度が下部クラッド層のキャリア濃度より高くされており、内部拡散により下部クラッド層の一部に電流挟窄効果をもたせた半導体レーザ。

【請求項2】 (a) 第1の導電型の半導体基板上に比較的キャリア濃度が高い第2の導電型の電流挟窄ドーパント供給層を形成する工程と、

(b) 前記電流挟窄ドーパント供給層の中心部に、エッチングによって前記半導体基板に達する溝を形成する工程と、

(c) 前記電流挟窄ドーパント供給層上面および溝に電流挟窄ドーパント供給層よりキャリア濃度の低い第1の導電型の下部クラッド層を形成する工程と、

(d) 該下部クラッド層の上面に活性層を形成する工程と、

(e) 該活性層の上面に第2の導電型の上部クラッド層を形成する工程と、

(f) 該上部クラッド層の上面に第2の導電型のキャップ層を形成する工程と、

(g) 前記下部クラッド層の形成からキャップ層の形成にいたるまでにまたは終了後、前記半導体基板の温度を上昇させることにより、電流挟窄ドーパント供給層のドーパントを下部クラッド層に拡散させて下部クラッド層の一部に電流挟窄効果を生じせしめる工程とを有することを特徴とする半導体レーザの製法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体レーザに関する。さらに詳しくは、光ディスク、および光励起などの光源として用いられる半導体レーザに関する。

【0002】

【従来の技術】 最近では、半導体レーザを製作する際に半導体結晶をエピタキシャル成長させる方法として、一般的にMBE法（分子線結晶成長法）、MOVPE法（有機金属蒸気相成長法）またはMOMBE法（有機金属分子線成長法）などが用いられている。たとえばMBE法を用いて作製される半導体レーザとして図4に示されるものが知られている。

【0003】 この半導体レーザ51は、n型GaAs基板52の上面にp型GaAs電流挟窄層53が約0.5μmの厚さだけ成長させられており、その上面からエッチングに

より前記n型GaAs基板に達する幅約4μmのストライプ溝を形成したのち、再度MBE法によって以下の各層が成長させられている。すなわち、n型Al_{0.5}Ga_{0.5}As下部クラッド層54が約1.5μmの厚さだけ形成されており、さらにその上面にアンドープのAl_{0.12}Ga_{0.88}As活性層55が約0.15μmの厚さだけ形成されており、この活性層55のうえにp型Al_{0.5}Ga_{0.5}As上部クラッド層56が約1.5μmの厚さだけ形成され、その上面にp型GaAsキャップ層57が約0.25μmだけ形成されたものであり、最終的に上下両面、すなわち、前記n型基板52の下面およびp型キャップ層57の上面にそれぞれオーミック電極58a、58bが形成され、チップ化されている。

【0004】

【発明が解決しようとする課題】 前記従来の半導体レーザでは、電流挟窄層に設けられたストライプ溝に電流を集中させて活性層で発振させるが、電流挟窄層が厚いため、屈折率導波構造となり、近視野像については強弱の2点発光をする傾向が強く、基本横モードのものをうるのは非常に難しい。すなわち、横モード制御がきわめて困難である。しかも、電流挟窄層と活性層の距離が大きいため、無効電流が多いため、動作電流が大きくなる。

【0005】 一方、光ディスク用などの半導体レーザであればあいなどは横モード制御性のよい半導体レーザが望ましく、また雑音特性の良い屈折率導波型と利得導波型と中間的な半導体レーザが要望されている。

【0006】 本発明はかかる問題を解決するためになされたものであり、横モード制御性がよく、しかも、動作電流による高出力の半導体レーザの提供を目的としている。

【0007】

【課題を解決するための手段】 本発明の半導体レーザは、第1の導電型の半導体基板と、該半導体基板の上面に順次設けられた第2の導電型の電流挟窄ドーパント供給層、第1の導電型の下部クラッド層、活性層、第2の導電型の上部クラッド層および第2の導電型のキャップ層とからなり、さらに前記電流挟窄ドーパント供給層にストライプ溝が設けられた半導体レーザであって、前記電流挟窄ドーパント供給層が、その厚さが200～2000Åであり、かつ、そのキャリア濃度が下部クラッド層のキャリア濃度より高くされており、内部拡散により下部クラッド層の一部にも電流挟窄効果をもたせたことを特徴とする。

【0008】 本発明の半導体レーザの製法は、(a) 第1の導電型の半導体基板上に比較的キャリア濃度が高い第2の導電型の電流挟窄ドーパント供給層を形成する工程と、(b) 前記電流挟窄ドーパント供給層の中心部にエッチングによって前記半導体基板に達する溝を形成する工程と、(c) 前記電流挟窄ドーパント供給層上面および溝に電流挟窄ドーパント供給層よりキャリア濃度の低い第1の導電型の下部クラッド層を形成する工程と、(d) 該下部クラッド層の上面に活性層を形成する工程と、(e) 該活性層の上面に第2の導電型の上部クラッド層を形成する工程と、(f) 該上部クラッド層の上面に第2の導電型のキャップ層を形成する工程と、(g) 前記下部クラッド層の形成からキャップ層の形成にいたるまでにまたは終了後、前記半導体基板の温度を上昇させることにより、電流挟窄ドーパント供給層のドーパントを下部クラッド層に拡散させて下部クラッド層の一部に電流挟窄効果を生じせしめる工程とを有することを特徴とする。

よび溝に電流挟窄ドーパント供給層よりキャリア濃度の低い第1の導電型の下部クラッド層を形成する工程と、

(d) 該下部クラッド層の上面に活性層を形成する工程と、(e) 該活性層の上面に第2の導電型の上部クラッド層を形成する工程と、(f) 該上部クラッド層の上面に第2の導電型のキャップ層を形成する工程と、(g) 前記下部クラッド層の形成からキャップ層の形成にいたるまでにまたは終了後、前記半導体基板の温度を上昇させることにより、電流挟窄ドーパント供給層のドーパントを下部クラッド層に拡散させて下部クラッド層の一部に電流挟窄効果を生じせしめる工程とを有していることを特徴としている。

【0009】

【作用】本発明の半導体レーザによれば、電流挟窄ドーパント供給層が従来のものよりはるかに薄く形成されることによりストライプ溝の深さも浅くなるため、電流挟窄ドーパント供給層の溝の傾斜部において下部クラッド層をエピタキシャル成長する際に、段差での異常成長（結晶欠陥など）を抑制することができる。しかも、利得導波性の性格をも付与することができるため、屈折率導波を適度に抑制して横モード制御性を向上させうる。さらにストライプ溝が浅いため、各層を気相成長させるばあいにその再現性が向上する。

【0010】一方、電流挟窄ドーパント供給層のドーパントを下部クラッド層中に拡散させることにより、電流挟窄ドーパント供給層が実質的に広がり、その結果電流閉じ込め作用が強くなるため、動作電流の低減化を達成できる。

【0011】また、ストライプ溝の端面側にも電流挟窄ドーパント供給層を残存させることにより、チップ端面が電流非注入化され、COD（光による端面破壊）のレ

ベルが向上するため、高出力化が可能となる。

【0012】

【実施例】つぎに添付図面を参照しながら本発明の半導体レーザおよびその製法を説明する。

【0013】図1は本発明の半導体レーザの一実施例を示す一部断面斜視図、図2は図1の半導体レーザの製法の一実施例を示す工程図である。

【0014】図1において、1が半導体レーザであり、n型半導体基板（以下、単に基板という）2と、その上面に形成されたp型電流挟窄ドーパント供給層3と、その上面に形成されたn型下部クラッド層4と、その上面に形成されたアンドープ活性層5と、その上面に形成されたp型上部クラッド層6と、その上面に形成されたp型キャップ層7と、前記基板2の下面およびキャップ層7の上面それぞれに形成されたオーミック電極8a、8bとから構成されている。電流挟窄ドーパント供給層3はその中央部に両端面方向に延びているストライプ溝が形成されている。

【0015】本発明においては、電流挟窄ドーパント供給層3が従来の0.6 μ mの厚さに対して200～2000Åと薄く形成され、しかもキャリア濃度が高く形成されていることに特徴がある。すなわち、電流挟窄ドーパント供給層が余り厚すぎると厚い段差のため屈折率導波型となつて、横モード制御が困難となり、また薄すぎるとドーパントの総量が少ないので、ドーパントの熱拡散により実効的な電流挟窄層のキャリア濃度が低くなり、電流挟窄ができなくなる。電流挟窄ドーパント供給層の厚さと電流挟窄性と横モード制御性との関係を表にまとめると表1のようになる。

【0016】

【表1】

表 1

電流挟窄ドーパント 供給層の厚さ (Å)	電流挟窄性	横モード制御性
100	×	—
200	△	○
1000	○	○
2000	○	△
3000	○	×
5000	○	×

【0017】表1において、電流挟窄性について、電流挟窄性が容易なものは○、容易ではないが電流挟窄をなしうるものは△、電流挟窄ができないものを×で示してある。また、横モード制御性について、制御性が容易なものは○、容易ではないが制御できるものを△、制御が難しいものを×で示してある。

【0018】その結果、電流挟窄ドーパント供給層3の厚さは200～2000Åが好ましいことを見出した。電流挟窄ドーパント供給層3がこの厚さに形成されれば、電流挟窄ドーパント供給層3にストライプ溝を形成しても段差が小さく、その上に積層される下クラッド層などの結晶層の形成もスムーズに行え、結晶欠陥などが発生する

要因を減少できる。しかも電流挟窄ドーパント供給層3のキャリア濃度を比較的高く形成し、下部クラッド層4形成後に下部クラッド層4に拡散させているため、電流挟窄層としての効果も充分発揮し、低動作電流で発振をさせることができる。また段差が小さいため、利得導波的性能と屈折率導波的性能の両性能を併せもつことができる。

【0019】なお、本発明においてはその基板はとくにn型に限定されることはなく、p型であってもよい。そのばあい、電流挟窄ドーパント供給層、上部クラッド層およびキャップ層はそれぞれn型とし、下部クラッド層はp型とする。また、本実施例では活性層をノンドープとしたが、本発明においては、上下各クラッド層の導電型に拘わらず、p型またはn型のいずれをも採用する。本明細書ではn型、p型の一方を第1の導電型、他方を第2の導電型という。

【0020】つぎに、図2を参照しながら、前記半導体レーザ1の製法を説明する。まず、工程(a)に示すように第1の導電型の半導体基板上にキャリア濃度の比較的高い第2の導電型の電流挟窄ドーパント供給層を形成する。具体例としては、Siを $1 \times 10^{18} \sim 2 \times 10^{18} \text{ atom/cm}^3$ の範囲でドープしたn型GaAs基板2の上面に、Beを約 $2 \times 10^{19} \text{ atom/cm}^3$ ドープしたp型GaAs電流挟窄ドーパント供給層3を約400Åの厚さだけ成長させた。

【0021】つぎに、工程(b)に示すごとく、前記電流挟窄ドーパント供給層の中心部に、エッチングによって前記半導体基板に達する溝を形成する。具体例としては、電流挟窄ドーパント供給層3の上面にストライプ状のパターンのホトレジストを形成したのち、エッチングにより基板2に達するストライプ溝(幅が約4.0μm、深さが約500Å)9を形成した。

【0022】そして、工程(c)に示すように、前記電流挟窄ドーパント供給層上面および溝に電流挟窄ドーパント供給層よりキャリア濃度の低い第1の導電型の下部クラッド層を形成する。具体例としては、電流挟窄ドーパント供給層3の上面およびストライプ溝9に、MBE法によってSiを約 $2 \times 10^{18} \text{ atom/cm}^3$ ドープさせたn型Al_{0.6}Ga_{0.4}Asからなる下部クラッド層4を約1.2μmの厚さに形成した。

【0023】ついで、工程(d)に示すごとく、前記下部クラッド層の上面に活性層を形成する。具体例としては、下部クラッド層4の上面に同じくMBE法によってアンドープのAl_{0.15}Ga_{0.85}As活性層5を厚さが約700Åになるように堆積した。

【0024】つぎに、工程(e)に示すごとく、前記活性層の上面に第2の導電型の上部クラッド層を形成する。具体例としては、活性層5の上面にMBE法によって、Beを約 $5 \times 10^{17} \text{ atom/cm}^3$ ドープさせたp型Al_{0.6}Ga_{0.4}As上部クラッド層6を約1.2μmの厚さ

形成した。

【0025】つぎに、工程(f)に示すように、半導体基板の温度を上昇させることにより、電流挟窄ドーパント供給層のドーパントを下部クラッド層に拡散させて下部クラッド層の一部に電流挟窄効果を生じせしめる。なお、この工程は下部クラッド層の形成からキャップ層の形成にいたるまでに、またはキャップ層の形成後に行ってもよい。具体例としては、基板温度を750℃まで上昇させて20分間程度保持し、電流挟窄ドーパント供給層3のBeを、隣接した基板2および下部クラッド層4中へ拡散させて電流挟窄効果領域3aを形成した。

【0026】しかるのち、工程(g)に示すごとく、前記上部クラッド層の上面に第2の導電型のキャップ層を形成する。具体例としては、上部クラッド層6の上面にMBE法によって、Beを約 $1 \times 10^{19} \text{ atom/cm}^3$ ドープさせたp型GaAsキャップ層7を厚さ約1.6μmだけ形成した。

【0027】そして、工程(h)に示すように、前記(a)～(g)工程で形成されたウェハをラッピングすることにより基板2の下面を研磨して全体の厚さを約60μmにし、ウェハの下面にAuGe/Ni/Ti/Auなどを蒸着し、一方、上面にTi/Auなどを蒸着することなどにより、オーミック電極8a、8bを形成する。

【0028】さらに、劈開によってチップ化を行い、両端面にスパッタ法などにより保護用コーティングを施せば半導体レーザ1が完成する。

【0029】なお、前記電流挟窄ドーパント供給層3を薄く、ストライプ溝を浅くすればするほど、利得導波の性格が強くなり、厚くしてストライプ溝を深くすればする程屈折率導波の性格が強くなる。

【0030】また、前記工程(b)において(図2(b)参照)、ストライプ溝9を形成するばあい、図3に示すようなマスキングを施し、破線で示す位置で劈開してチップ化すれば、容易にチップ端面に電流挟窄ドーパント供給層3を残存させることができる。すなわち、端面が電流非注入化されたレーザを作ることができる。このばあい、たとえばその共振器長Lが300μmできれば、端面の電流非注入部の長さMをそれぞれ25～50μm程度にするのが好ましい。電流非注入部の長さが余り長いと、動作電流が上昇し、また短か過ぎるとCODに対する効果が弱まるからである。

【0031】また、前記ストライプ溝9の幅を40μm程度に形成しておけば、基本横モードレーザではないが最大出力が1W程度の光励起用半導体レーザを容易に作製することができる。すなわち、ストライプ溝の幅を大きくすれば電流領域が広がり、最大光出力は大きくなる。

【0032】また、前記実施例では半導体基板としてn型GaAsを用いたが、GaAs上には、AlGaAs、InGaAlPなどが容易にエピタキシャル成長す

きるので好ましい。このばあい、クラッド層として $\text{Al}_{0.6}\text{Ga}_{0.4}\text{As}$ 、活性層として $\text{Al}_{0.15}\text{Ga}_{0.85}\text{As}$ を使用したがこの割合には限定されず、クラッド層では $\text{Al}_x\text{Ga}_{1-x}\text{As}$ で $0.3 \leq x \leq 0.7$ の範囲で使用でき、活性層は $\text{Al}_y\text{Ga}_{1-y}\text{As}$ で $0 \leq y \leq 0.25$ の範囲で使用できる。また、活性層はアンドープでなくても p 型または n 型で形成されてもよい。

【0033】さらに基板を n 型にして電流挟層ドーパント供給層の導電型を p 型にしたが、電流挟層ドーパント供給層を p 型にすることにより、ドーパントとして拡散し易い Zn、Mg、Be などを使用でき、薄い電流挟層層を形成して拡散により実質的電流挟層効果がえられるため、好ましい。

【0034】つぎに、MOVPE 法による InGaAlP 系半導体レーザの製法の具体例を簡単に説明する。

【0035】まず、Si を $1 \times 10^{18} \sim 2 \times 10^{18} \text{atom/cm}^3$ の範囲でドーブした n 型 GaAs 基板の上面に、Zn を約 $2 \times 10^{19} \text{atom/cm}^3$ ドーブした p 型 GaAs 電流挟層ドーパント供給層を厚さ約 400 Å の厚さに形成する。

【0036】ついで、前記実施例の (b) 工程 (図 2 (b) 参照) と同様にストライプ溝を形成する。

【0037】しかるのち、それぞれ MOVPE 法によって、Si を約 $2 \times 10^{18} \text{atom/cm}^3$ ドーブした厚さ約 1.2 μm の n 型 $\text{In}_{0.5}\text{Ga}_{0.2}\text{Al}_{0.3}\text{P}$ 下部クラッド層、厚さ約 700 Å のアンドープ $\text{Ga}_{0.5}\text{In}_{0.5}\text{P}$ 活性層、Zn を約 $5 \times 10^{17} \text{atom/cm}^3$ ドーブした厚さ約 1.2 μm の p 型 $\text{In}_{0.5}\text{Ga}_{0.2}\text{Al}_{0.3}\text{P}$ 上部クラッド層、Zn を約 $1 \times 10^{19} \text{atom/cm}^3$ ドーブした厚さ約 1.6 μm の p 型 GaAs キャップ層をその順に形成する。

【0038】なお、前記実施例 (図 2) と同様、上部クラッド層を形成したのち、基板温度を約 700℃ で約 20 分間程度保持することにより、電流挟層ドーパント供給層のドーパント (Zn) を基板および下部クラッド層中に拡散させておく。

【0039】以降の工程 (オーミック電極の形成、チップ化) は前記実施例 (図 2) と同一である。

【0040】前記各実施例では、電流挟層ドーパント供給層のドーパントの熱拡散は、上部クラッド層の形成後に行ったが、本発明ではとくにその時点に限定されることはない。下部クラッド層の形成中またはそれ以降の工程のうちいずれで熱拡散を行なってもよい。

【0041】叙上のごとく、MBE 法や MOVPE 法な

どの気相成長法によって再現性よく、ストライプ溝付の電流挟層型半導体レーザを作ることができる。また、電流挟層層がきわめて薄いため、溝部の傾斜部にエピタキシャル成長する際に結晶が異常成長することがなく、しかも利得導波の性格をも、もち合わせることができる。さらに、電流挟層ドーパント供給層のドーパントの熱拡散によって、電流挟層層が実質的に拡大しているため、低動作電流化が可能となった。

【0042】

【発明の効果】本発明の半導体レーザは横モード制御性が高く、低動作電流により高出力を発生することができる。

【0043】また、本発明の半導体レーザの製法は以下の効果を奏する。

【0044】(1) 気相成長により、再現性よく溝付基板を用いた半導体レーザを製作することができる。

【0045】(2) 製造工程が簡単であるため量産性が高い。

【0046】(3) とくに、n 型 GaAs 基板および p 型 GaAs 電流挟層ドーパント供給層を採用するばあい、 GaAs 上には容易に AlGaAs 、 InGaAlP などをエピタキシャル成長できるため、特別なプロセスを必要としない。

【図面の簡単な説明】

【図 1】本発明の半導体レーザの一実施例を示す一部断面斜視図である。

【図 2】図 1 の半導体レーザの製法の一実施例を示す工程図である。

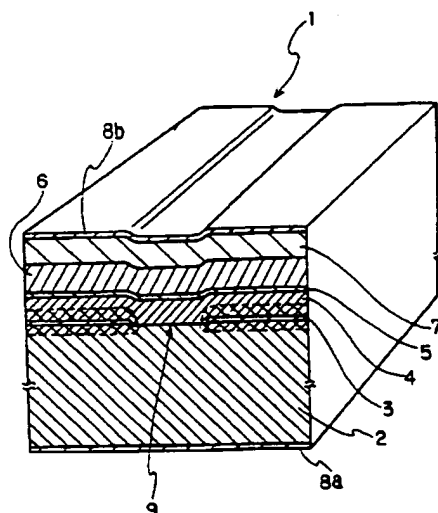
【図 3】図 2 の製法において端面非注入レーザを製造するばあいの (b) 工程のマスクの一例を示す平面図である。

【図 4】従来の半導体レーザの一例を示す断面図である。

【符号の説明】

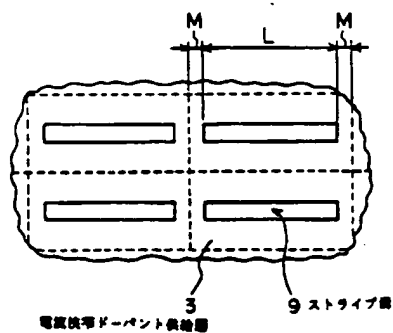
- 1 半導体レーザ
- 2 基板
- 3 電流挟層ドーパント供給層
- 4 下部クラッド層
- 5 活性層
- 6 上部クラッド層
- 7 キャップ層
- 9 ストライプ溝

【図1】



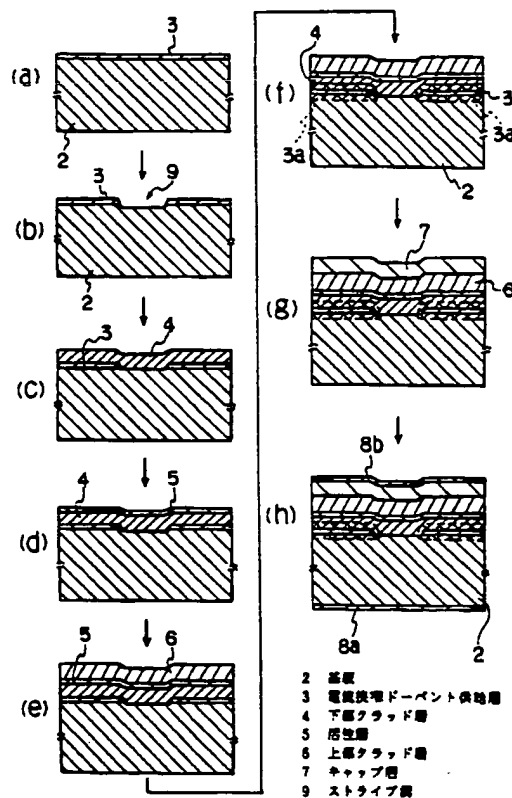
- 1 半導体レーザ
- 2 基板
- 3 電流拡散ドーパント供給層
- 4 下部クラッド層
- 5 活性層
- 6 上部クラッド層
- 7 キャップ層
- 9 ストライプ膜

【図3】



電流拡散ドーパント供給層 9 ストライプ膜

【図2】



- 2 基板
- 3 電流拡散ドーパント供給層
- 4 下部クラッド層
- 5 活性層
- 6 上部クラッド層
- 7 キャップ層
- 9 ストライプ膜

【図4】

